

不論您現在身在何方，鼓勵您「疫情居家，專業增加」，**研習活動+含報考中級(皆免費)**。

報名連結：<https://ipas.surveycake.biz/s/MvoZl>



EXAM
依據專業人才能力標準，發展評量主題
提供專業領域專家出題，透過科學化的評量
鑑定專業能力立於其標準

企業客觀選才
評核能力
系統訓練規劃

20 個領域「證」證人才能力鑑定
6 大重點產業
電子資訊、機械、電機、資訊、管理、材料

iPAS 能力鑑定試題
篩選人才超有感

評鑑內容結合理論與實務 對焦產業能力需求

立即搜尋 iPAS 了解更多

試題體驗

iPAS 電磁相容中級工程師產學交流研習活動

經濟部為聚焦高附加價值人才，特規劃及辦理中級電磁相容工程師能力鑑定考試，除引領有意願者成為電磁相容產業不可或缺之專業人才外，也同時協助企業鑑定優質專業人員。

本次活動共分為二個階段，結合「電磁相容中級工程師能力鑑定考試」，提供考前輔導與複習活動，邀請學界著名講師，探討「高速數位電路設計」、「數位無線系統整合設計實務」兩大主軸，首先為實務上高速數位電路在設計上的電源完整性、訊號完整性問題及其影響，並能清楚改善之重點；其二為數位電路元件及模組之 EMI 測試結果，分析可能的設計問題並提出改善方向，及依系統整合測試之分析結果(如 EMC、Platform Noise、TIS、Throughput 等)提出改善方案，並對問題進行分析及提出產品設計修正方向等。

本活動邀請有意了解 iPAS 之企業代表及個人，透過免費參與活動+報考能力鑑定二階段活動，協助學員準備及參加 iPAS 電磁相容中級能力認證考試，或進一步擔任企業講師之重要任務，引領自身及所屬企業更多人員成為電磁相關領域所需的專業人才。

【第一階段：培育活動】

111/03/31(四)、04/07(四) 09:00~16:30 **【線上直播活動】**

➤ 第一天 03/31(四)

時間	議題名稱	議題內容	講者
09:00~10:30	高速數位電路設計	<ul style="list-style-type: none">● 電源完整性(PI)<ul style="list-style-type: none">• 電源分配網路(PDN)之組成與目的• 電源阻抗分析• PCB 電源平面之共振效應分析• 電源網路之去耦合設計分析• PCB 材料特性	逢甲大學 通訊工程學系 林漢年教授
10:30~10:45		休息時間	

10:45~12:00		<ul style="list-style-type: none"> ● 訊號完整性(SI) <ul style="list-style-type: none"> • 傳輸線之阻抗匹配技術 • 串音(Crosstalk)分析(電感性、電容性) • 混合模態訊號傳輸基礎原理 	逢甲大學通訊 工程學系 林漢年教授
13:00~14:30		<ul style="list-style-type: none"> ● 訊號完整性(SI) <ul style="list-style-type: none"> • 電路終接技術(如:串聯、並聯、RC、戴維寧、諾頓等) • 眼圖基礎原理 • PCB 傳輸線特性 	
14:30~14:45		休息時間	
14:45~16:00		<ul style="list-style-type: none"> ● 量測技術 <ul style="list-style-type: none"> • L 時域反射儀(TDR)基本原理與量測技術 • 向量網路分析儀(VNA)基本原理與量測技術 	
16:00~16:30		Q&A	

➤ 第二天04/07(四)

時間	議題名稱	議題內容	講者
09:00~10:30	數位無線系統整合設計實務	<ul style="list-style-type: none"> ● 數位電路之 EMI 設計與改善技術 <ul style="list-style-type: none"> • 系統雜訊(system noise)分析技術 • 數位電路模組或系統之 EMI 分析與改善技術 (PCB Layout、濾波、屏蔽、Cabling、機構接地等) 	逢甲大學通訊 工程學系 林漢年教授
10:30~10:45		休息時間	
10:45~12:00		<ul style="list-style-type: none"> ● 數位電路與射頻電路之系統整合設計與效能改善技術 <ul style="list-style-type: none"> • 無線通訊產品之 EMC 設計規劃 	
13:00~14:30		<ul style="list-style-type: none"> ● 數位電路與射頻電路之系統整合設計與效能改善技術 <ul style="list-style-type: none"> • 元件 EMI 雜訊對無線裝置之 TIS 與 Throughput 影響分析與改善技術 	
14:30~14:45		休息時間	
14:45~16:00		<ul style="list-style-type: none"> ● PCB 設計技術 <ul style="list-style-type: none"> • PCB 佈局基本概念、疊構特性 • 電源規劃、分佈基本概念 • PCB 走線對電磁相容影響 	
16:00~16:30			

【第二階段-電磁相容中級考試】

考試時間：111年4月23日

- **活動對象：**(詳點選[考試簡章](#))
有意願報考電磁相容中級工程師能力鑑定之企業員工或個人
有意開授電磁相容工程師能力鑑定課程之教師或企業內部講師
- **報名連結(可參與能力鑑定者優先錄取)：**([點選報名](#))
報名截止至3/25，活動前三天發送課程連結，人數上限20人。
- **課程費用：**活動及考試費用皆免費!!
- **主辦單位：**經濟部工業局
- **執行單位：**工業技術研究院、台灣電子連接產業協會
- **聯絡窗口：**林珮芳小姐 /03-5910002/ kate@teca.itri.org.tw